

# REAR SURFACE IRRADIATION SOLID STATE IMAGE SENSOR AND ITS FABRICATION

**Patent number:** JP9331052  
**Publication date:** 1997-12-22  
**Inventor:** TOYAMA SHIGERU  
**Applicant:** NEC CORP  
**Classification:**  
- **International:** H01L27/146; H01L31/04  
- **European:**  
**Application number:** JP19960148981 19960611  
**Priority number(s):**

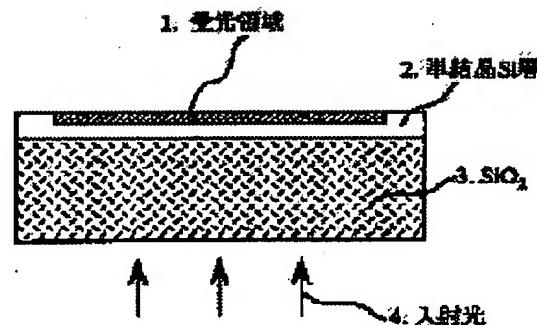
Also published as:

US5907767 (A)  
 JP9331052 (A)

## Abstract of JP9331052

**PROBLEM TO BE SOLVED:** To provide a rear surface irradiation solid state image sensor having a light receiving region excellent in planarity, mechanical strength and reliability, and a fabrication method, in which the light receiving region is protected against irregular deformation due to the residual stress in an oxide or a poly-Si electrode constituting a charge coupled element.

**SOLUTION:** The solid state image sensor comprises charge coupled elements arranged one-dimensionally or two-dimensionally on the surface of an Si substrate. The light receiving region 1 of the Si substrate arranged with the charge coupled elements has a thickness equal to or shorter than the pixel pitch and a light 4 impinges on the rear side of the Si substrate. The part of the Si substrate including the light receiving region comprises an Si layer 2 having a thickness equal to or shorter than the pixel pitch and an SiO<sub>2</sub> layer 3 thicker than the Si layer.



(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平9-331052

(43)公開日 平成9年(1997)12月22日

(51)Int.C1.<sup>6</sup>  
H 01 L 27/146  
31/04

識別記号 庁内整理番号

F I  
H 01 L 27/14  
31/04

技術表示箇所  
A  
X

審査請求 有 請求項の数6 O L

(全6頁)

(21)出願番号 特願平8-148981

(22)出願日 平成8年(1996)6月11日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 遠山 茂

東京都港区芝五丁目7番1号 日本電気株式  
会社内

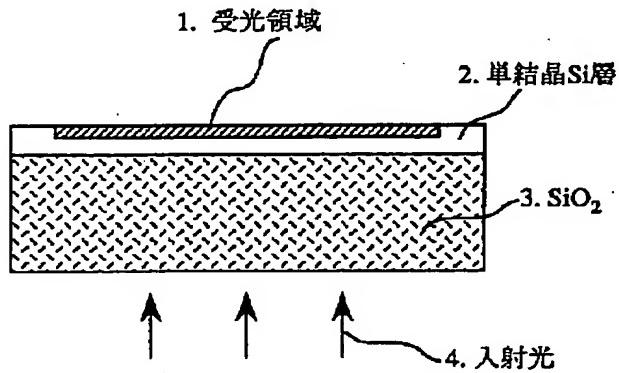
(74)代理人 弁理士 若林 忠

(54)【発明の名称】裏面照射型固体撮像素子およびその製造方法

(57)【要約】

【課題】 電荷結合素子を構成する酸化膜やポリSi電極の残留応力の影響によって受光領域が凹凸に変形することなく、受光領域の平面性、機械的強度および信頼性が高い裏面照射型固体撮像素子とそれに適した製造方法を提供する。

【解決手段】 Si基板の表面側に1次元または2次元に配列されている電荷結合素子を具備し、Si基板のうちの電荷結合素子が配列されている受光領域1が、画素ピッチと同等またはそれ以下の厚さであり、Si基板の裏面側から光4を入射させる裏面照射型固体撮像素子であって、Si基板のうちの受光領域を含む部分が、画素ピッチと同等またはそれ以下の厚さのSi層2とSi層よりも厚いSiO<sub>2</sub>層3とを備える。



## 【特許請求の範囲】

【請求項 1】 Si 基板の表面側に 1 次元または 2 次元に配列されている電荷結合素子を具備し、該 Si 基板のうちの該電荷結合素子が配列されている受光領域が、画素ピッチと同等または該画素ピッチ以下の厚さであり、該 Si 基板の裏面側から光を入射させる裏面照射型固体撮像素子において、  
該 Si 基板のうちの該受光領域を含む部分が、該画素ピッチと同等または該画素ピッチ以下の厚さの Si 層と該 Si 層よりも厚い SiO<sub>2</sub> 層とを備えることを特徴とする、裏面照射型固体撮像素子。

【請求項 2】 Si 基板の表面側に 1 次元または 2 次元に配列されている電荷結合素子を具備し、該 Si 基板のうちの該電荷結合素子が配列されている受光領域が、画素ピッチと同等または該画素ピッチ以下の厚さであり、該 Si 基板の裏面側から光を入射させる裏面照射型固体撮像素子の製造方法において、  
バルク Si 単結晶基板上に該画素ピッチと同等または該画素ピッチ以下の厚さのエピタキシャル Si 層を形成し、

1 次元または 2 次元に配列されている該電荷結合素子を形成し、  
該バルク Si 単結晶基板のうちの該受光領域を含む部分を多孔質化し、

該バルク Si 単結晶基板の多孔質化した部分を酸化して SiO<sub>2</sub> 層とし、  
該 Si 基板のうちの該受光領域を含む部分に、該画素ピッチと同等または該画素ピッチ以下の厚さの Si 层と該 Si 層よりも厚い SiO<sub>2</sub> 层とを形成することを特徴とする、裏面照射型固体撮像素子の製造方法。

【請求項 3】 前記バルク Si 単結晶基板が高濃度 p 型バルク Si 単結晶基板であり、前記エピタキシャル Si 層が低濃度 p 型エピタキシャル Si 層である、請求項 2 に記載の裏面照射型固体撮像素子の製造方法。

【請求項 4】 前記バルク Si 単結晶基板が p 型バルク Si 単結晶基板であり、前記エピタキシャル Si 層が n 型エピタキシャル Si 层である、請求項 2 に記載の裏面照射型固体撮像素子の製造方法。

【請求項 5】 前記バルク Si 単結晶基板が高濃度 n 型バルク Si 単結晶基板であり、前記エピタキシャル Si 層が p 型エピタキシャル Si 层である、請求項 2 に記載の裏面照射型固体撮像素子の製造方法。

【請求項 6】 前記バルク Si 単結晶基板が高濃度 n 型バルク Si 単結晶基板であり、前記エピタキシャル Si 层が低濃度 n 型エピタキシャル Si 层である、請求項 2 に記載の裏面照射型固体撮像素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は可視光領域で使用される固体撮像素子およびその製造方法に関し、特に裏面

側から光を入射させる裏面照射型固体撮像素子およびその製造方法に関する。

## 【0002】

【従来の技術】 従来の可視光領域で使用される裏面照射型固体撮像素子としては、1 次元のものでは、S.R.Shores et al.; "Characteristics of Thinned Backside-Illuminated Charge-Coupled Device Imagers" (Appl. Phys. Lett., vol.24, pp.565-567, 1974; アプライド フィズิกス レターズ、第 565-567 頁、1974 年) の報告がある。また、2 次元のものでは、G.A.Antcliffe et al.; "A Backside Illuminated 400 X 400 Charge-Coupled Device Imager" (IEEE Trans. Electron Devices, vol.ED-23, pp.1225-1232, 1976; アイ・トリブル・イー トランザクションズ オン エレクトロン デバイス、第 1225-1232 頁、1976 年) の報告がある。

【0003】 図 3 は、従来例における裏面照射型固体撮像素子の構造を示す断面図である。図 3 に示すように、従来の裏面照射型固体撮像素子は、電荷結合素子が 1 次元または 2 次元に配列されている受光領域 1 が Si 単結晶基板 10 の表面側に形成されている。Si 单結晶基板 10 は、受光領域 1 を含む部分の裏面が削られて、画素ピッチと同等またはそれ以下の厚さになった形状をしている。この形状は水酸化カリウム溶液やヒドラジンを用いた異方性エッティングによって形成される。

【0004】 電荷結合素子を具備した表面照射型固体撮像素子を形成する従来の製造方法を用いて、本発明の裏面照射型固体撮像素子の構造を製造することが可能と思われる半導体基板の形成方法の発明が、特開平 4-241414 号公報に記載されている。

【0005】 特開平 4-241414 号に記載されている半導体基板の形成方法の発明は次のようなものである。

【0006】 まず、p 型または高濃度 n 型 Si 単結晶基板（バルク Si 基板）を、裏面から弗化水素酸溶液を用いた陽極化成法によって多孔質 Si 基板に変化させる。次に、多孔質 Si 基板上に、分子線エピタキシャル成長、プラズマ CVD、光 CVD、バイアスパッタ法等の、低温における単結晶 Si 层のエピタキシャル成長を行う。この Si エピタキシャル成長においては多孔質 Si 基板を用いているので、Si 単結晶層には多孔質 Si 基板との界面付近（界面から数千 Å）に多数の欠陥や転位が存在する。その後、熱酸化によって多孔質 Si 基板の全てを SiO<sub>2</sub> に変質するとともに、エピタキシャル Si 単結晶層中の欠陥や転位を多量に含む領域も SiO<sub>2</sub> に変質させて、最終的に光透過性絶縁物下地材料上に単結晶 Si 层を有する半導体基板を形成することができる。

## 【0007】

【発明が解決しようとする課題】 図 3 に示した従来の裏

面照射型固体撮像素子は、厚さが薄くなっている受光領域1が、電荷結合素子を構成する酸化膜やポリSi電極の残留応力の影響によって凹凸に変形するという問題および機械的強度が低いという問題がある。

【0008】また、異方性エッチングによって厚いSi基板10の裏面を削って図3に示したような形状を形成する製造方法は、その異方性エッチングによって除去する厚さと比較して、極めて薄い画素ピッチと同等またはそれ以下の厚さを僅かのバラツキで残さなければならぬので、技術的難易度が高いという問題がある。

【0009】さらに、特開平4-241414号に記載されている半導体基板の形成方法の発明には、以下に示す問題がある。特開平4-241414号に記載されている半導体基板の形成方法は、光透過性絶縁物下地材料上のSi層内の結晶性を良質にできると記されている。しかしながら、多孔質Si基板上に単結晶Si層のエピタキシャル成長を行い、そのとき形成される、エピタキシャルSi単結晶層と多孔質Si基板との界面付近における、エピタキシャルSi単結晶層中の欠陥や転位を多量に含む領域を、熱酸化によってSiO<sub>2</sub>に変質させて欠陥や転位を減少させる工程を行っている。欠陥や転位を多量に含む界面付近の数千ÅのSiは、SiO<sub>2</sub>になるときに2.2倍の体積膨張をするので、この領域には残留応力が掛かる。また、多量に存在する欠陥や転位をSiO<sub>2</sub>中に完全に取り込むことは不可能であり、その一部は酸化が進行する界面に押されるように移動し、最終的なSi/SiO<sub>2</sub>界面に残ってしまう。

【0010】裏面照射型固体撮像素子においては、受光領域の画素ピッチと同等またはそれ以下の厚さのSi基板全体が光-電気変換に寄与するが、特に光の入射面である裏面側の寄与が重要である。この裏面照射型固体撮像素子で、上述のように光の入射面となるSi/SiO<sub>2</sub>界面に欠陥等が多くあると、光生成キャリアを消滅させたり、熱励起による暗電流を増加させてしまうので、高性能の裏面照射型固体撮像素子を製造することができないという問題がある。

【0011】このような点に鑑み、本発明の目的は、電荷結合素子を構成する酸化膜やポリSi電極の残留応力の影響によって受光領域が凹凸に変形することなく、受光領域の平面性、機械的強度および信頼性が高い裏面照射型固体撮像素子およびそれに適した製造方法を提供することにある。

### 【0012】

【課題を解決するための手段】前述の課題を解決するために本発明の裏面照射型固体撮像素子は、Si基板の表面側に1次元または2次元に配列されている電荷結合素子を備え、Si基板のうちの電荷結合素子が配列されている受光領域が、画素ピッチと同等またはそれ以下の厚さであり、Si基板の裏面側から光を入射させる裏面照射型固体撮像素子であって、Si基板のうちの受光領

域を含む部分が、画素ピッチと同等またはそれ以下の厚さのSi層とSi層よりも厚いSiO<sub>2</sub>層とを備える。

【0013】このように、本発明の裏面照射型固体撮像素子は、Si基板のうちの受光領域を含む部分が、画素ピッチと同等またはそれ以下の厚さのSi層とSi層よりも厚いSiO<sub>2</sub>層とを備えるので、電荷結合素子を構成する酸化膜やポリSi電極の残留応力が画素ピッチと同等またはそれ以下の厚さのSi層に掛かっても、Si層よりも厚いSiO<sub>2</sub>層によって変形が抑えられ、ま

10 た、機械的強度も画素ピッチと同等またはそれ以下の厚さのSi層のみの場合と比較して極めて高くすることができる。

【0014】また、本発明の裏面照射型固体撮像素子の製造方法は、Si基板の表面側に1次元または2次元に配列されている電荷結合素子を備えし、Si基板のうちの電荷結合素子が配列されている受光領域が、画素ピッチと同等または画素ピッチ以下の厚さであり、Si基板の裏面側から光を入射させる裏面照射型固体撮像素子の製造方法であって、初めにバルクSi単結晶基板上に画素ピッチと同等または画素ピッチ以下の厚さのエピタキシャルSi層を形成する。すなわち、多孔質Si基板上にSiエピタキシャル成長するのではなく、結晶性が高いバルクSi単結晶基板上にSiエピタキシャル成長を行う。このため、バルクSi単結晶基板とエピタキシャルSi層との界面近傍に高い結晶性を持つエピタキシャルSi層を形成することができる。

【0015】その後、1次元または2次元に配列されている電荷結合素子等の機能素子を形成し、バルクSi単結晶基板のうちの受光領域を含む部分を多孔質化し、バルクSi単結晶基板の多孔質化した部分を酸化してSiO<sub>2</sub>層とする。このようにすることによって、Si基板のうちの受光領域を含む部分に、画素ピッチと同等またはそれ以下の厚さのSi層とSi層よりも厚いSiO<sub>2</sub>層とを形成することができ、Si/SiO<sub>2</sub>界面における欠陥等がなく、高性能な裏面照射型固体撮像素子を製造することができる。

【0016】ここで、バルクSi単結晶基板上に画素ピッチと同等または画素ピッチ以下の厚さのエピタキシャルSi層を形成する際には、以下のようにすることができる。

(1) 高濃度p型バルクSi単結晶基板上に画素ピッチと同等またはそれ以下の厚さの低濃度p型エピタキシャルSi層を形成する。

(2) p型バルクSi単結晶基板上に画素ピッチと同等またはそれ以下の厚さのn型エピタキシャルSi層を形成する。

(3) 高濃度n型バルクSi単結晶基板上に画素ピッチと同等またはそれ以下の厚さのp型エピタキシャルSi層を形成する。

50 (4) 高濃度n型バルクSi単結晶基板上に画素ピッチ

と同等またはそれ以下の厚さの低濃度n型エピタキシャルSi層を形成する。

#### 【0017】

【発明の実施の形態】次に、本発明の実施の形態を、図面を用いて詳細に説明する。

【0018】図1は、本発明の一実施の形態における裏面照射型固体撮像素子の主構成要素の構造を示す断面図である。

【0019】図1を用いて、構成を説明する。受光領域1は、電荷結合素子が1次元または2次元に配列されている。単結晶Si層2は、画素ピッチと同等またはそれ以下の厚さである。SiO<sub>2</sub>3は、単結晶Si層2よりも厚い。受光領域1は、単結晶Si層2の表面側に備えられている。単結晶Si層2は、SiO<sub>2</sub>3上に備えられている。SiO<sub>2</sub>3は可視領域光に対して高い透過率を有するので、入射光4をSiO<sub>2</sub>3の裏面から受光領域1に入射することができる。単結晶Si層2は、単結晶Si層2よりも厚いSiO<sub>2</sub>3によって補強されているので、電荷結合素子を構成する酸化膜やポリSi電極の残留応力による変形を防ぐことができる。このため、本実施の形態における裏面照射型固体撮像素子の機械的強度は極めて高い。なお、SiO<sub>2</sub>3の光の入射面（裏面）に反射防止膜を設けることによって、SiO<sub>2</sub>3の光の入射面における反射を低減してさらに高感度にすることができる。

【0020】図2は、本発明の一実施の形態における裏面照射型固体撮像素子の製造方法における各工程を示す断面図である。

【0021】図2を用いて、製造方法を説明する。図2(a)に示すように、高濃度p型バルクSi単結晶基板5上に画素ピッチと同等またはそれ以下の厚さの低濃度p型エピタキシャルSi層6を形成する。

【0022】図2においては、高濃度p型バルクSi単結晶基板5と低濃度p型エピタキシャルSi層6を用いたが、以下の(1)～(3)のいずれかを用いても良い。

(1) p型バルクSi単結晶基板上に画素ピッチと同等またはそれ以下の厚さのn型エピタキシャルSi層を形成する。

(2) 高濃度n型バルクSi単結晶基板上に画素ピッチと同等またはそれ以下の厚さのp型エピタキシャルSi層を形成する。

(3) 高濃度n型バルクSi単結晶基板上に画素ピッチと同等またはそれ以下の厚さの低濃度n型エピタキシャルSi層を形成する。

【0023】バルクSi単結晶基板とエピタキシャルSi層とで不純物に濃度差を付けたり導電型を変えたりするのは、後の工程においてバルクSi単結晶基板を多孔質化するときに、バルクSi単結晶基板とエピタキシャルSi層との境界で明確に多孔質化を止めるためであ

る。

【0024】図2(b)に示すように、低濃度p型エピタキシャルSi層6に、電荷結合素子が配列されている受光領域1と裏面照射型固体撮像素子に必要なその他の機能素子とを形成する。図では簡略化しているが、電荷結合素子が配列されている受光領域1等の機能素子は、SiO<sub>2</sub>酸化膜等の保護膜でカバーされている。

【0025】図2(c)に示すように、後の酸化工程において受光領域1等の酸化を防止するために、SiO<sub>2</sub>窒化膜マスク7を設ける。その後、スクライプ線領域の低濃度p型エピタキシャルSi層6をエッティング除去して高濃度p型バルクSi基板5まで開口する。

【0026】図2(d)に示すように、アルミ膜8を設けて高濃度p型バルクSi基板5に均一に電位が印加できるようにし、沸化水素酸溶液（濃度20～50%程度）を用いた陽極化成法によって高濃度p型バルクSi基板5を多孔質Si9に変化させる。この陽極化成で、多孔質Si9の密度を高濃度p型バルクSi基板5に対して45%程度となるように制御すれば、多孔質Si9をSiO<sub>2</sub>にしたときに、体積膨張で孔が全て埋まり、残留応力もほとんど零にできる。

【0027】また、裏面照射型固体撮像素子の完成段階の厚さが、初期の高濃度p型バルクSi単結晶基板5程には必要でないならば、陽極化成前に裏面を研磨することで、陽極化成に要する時間を短縮することができる。

【0028】さらに、高濃度p型バルクSi単結晶基板5の裏面の受光領域1を含まない領域にSiO<sub>2</sub>窒化膜マスク（不図示）を設ければ、受光領域1を含む領域、すなわち裏面のSiO<sub>2</sub>窒化膜マスクで覆われていない領域および高濃度p型バルクSi単結晶基板5の厚さ程度に裏面のSiO<sub>2</sub>窒化膜マスクの下部に入り込んだ領域のみを多孔質化することもできる。

【0029】図2(e)に示すように、アルミ膜8を除去した後に、以下に示すように比較的低温で酸化を行い、多孔質Si9を全てSiO<sub>2</sub>3に変えて、SiO<sub>2</sub>窒化膜マスク7を除去して完成する。

【0030】この多孔質Si9をSiO<sub>2</sub>3に変える熱酸化工程は、裏面照射型固体撮像素子内の配線材料としてアルミニウムを用いている場合には、500～600°Cで行う。配線材料としてアルミニウムよりも融点の高い銅、金、モリブデン、タンクステン等を用いる場合には、800°C程度にまで温度を上げて酸化を行うことができる。また、配線形成工程を多孔質Si9の酸化工程後に行なうようにするならば、1000°C程度までの高温の酸化も可能である。

【0031】本発明における製造方法においては、異方性エッティングによって厚いSi基板の裏面を削って画素ピッチと同等またはそれ以下の厚さを僅かのバラツキで残すという難易度の高い技術を不要にすることができます。また、最終的に残る単結晶Si層は、結晶性の高い

バルク Si 単結晶基板上にエピタキシャル成長したものであるので、最終的な Si / SiO<sub>2</sub> 界面において欠陥等が存在することもない。

#### 【0032】

【実施例】本発明の実施例を、高濃度 p 型バルク Si 単結晶基板上に画素ピッチと同等またはそれ以下の厚さの低濃度 p 型エピタキシャル Si 層を形成する場合について説明する。

【0033】400 μm の厚さを有する抵抗率約 1 Ω cm の p 型 (100) バルク Si 基板上に、10 μm の厚さで抵抗率約 30 Ω cm の p 型エピタキシャル Si 層を形成して、通常の電荷結合素子の製造工程を行う。配線材料としてはタンゲステンを用いる。

【0034】電荷結合素子が配列されている受光領域等の機能素子を形成した後に、約 1000 Å 厚の Si 窒化膜マスクを設けるが、この Si 窒化膜は Si 基板裏面にも成長させる。Si 基板裏面には受光領域等の機能素子を形成する工程の際にできた Si 酸化膜が残っているので、Si 窒化膜が Si 基板裏面には直接接触していない。Si 窒化膜マスクのパターンで、スクライプ線における Si 酸化膜等を除去し、統いてヒドラジンを用いて、p 型エピタキシャル Si 層を異方性エッティングによって除去する。表面側を約 2000 Å 厚の Si 酸化膜で保護して Si 基板裏面の Si 窒化膜をエッティング除去し、その後、Si 酸化膜のエッティングを行って Si 基板両面の Si 酸化膜を除去する。このとき特にスクライプ線部分と Si 基板裏面において完全にバルク Si 基板が剥き出しへなるようとする。

【0035】表面側に約 3 μm 厚のアルミ膜を形成し、陽極化成法で p 型 (100) バルク Si 基板を多孔質化する。このときの弗化水素酸溶液濃度は 40 % で、電流密度は 100 mA/cm<sup>2</sup> である。多孔質 Si 化は約 7 μm/ 分で進行し、密度は約 45 % となる。

【0036】アルミ膜をエッティングによって除去し、ウェットの熱酸化を 700 °C で 12 時間行い、多孔質 Si を全て SiO<sub>2</sub> 化する。酸化防止用の Si 窒化膜マスクは全て除去してもよいが、ポンディングパッド部分のみを開口し、バッシベーション膜として利用することができる。

【0037】n 型バルク Si 単結晶基板を用いる場合には、不純物が高濃度に添加されている方が多孔質化の一性が良いので、抵抗率約 0.01 Ω cm の n 型バルク Si 基板を用いる。この場合においても、上述の p 型バルク Si 基板の場合と同様の陽極化成条件で、類似の多孔質 Si 化を行うことができる。しかし、陽極化成に寄与する正孔を Si 基板中に生成する必要があるので、キセノンランプの光を照射しなければならない。その他の工程は、上述の p 型バルク Si 基板の場合と同様である。

【0038】以上のようにすることによって、受光領域の平面性、機械的強度および信頼性が高い裏面照射型固体撮像素子が得られる。

#### 【0039】

【発明の効果】以上説明したように、本発明の裏面照射型固体撮像素子は、Si 基板のうちの受光領域を含む部分が、画素ピッチと同等またはそれ以下の厚さの Si 層と Si 層よりも厚い SiO<sub>2</sub> 層とを備えるので、電荷結合素子を構成する酸化膜やポリ Si 電極の残留応力が画素ピッチと同等またはそれ以下の厚さの Si 層に掛かっても、Si 層よりも厚い SiO<sub>2</sub> 層によって変形が抑えられ、また、機械的強度も画素ピッチと同等またはそれ以下の厚さの Si 層のみの場合と比較して極めて高くなるという効果を有する。

【0040】また、本発明の裏面照射型固体撮像素子の製造方法は、厚い Si 基板の裏面を削って画素ピッチと同等またはそれ以下の厚さを僅かのバラツキで残すという難易度の高い異方性エッティング技術を不要とするという効果を有する。

【0041】このとき、最終的に残る単結晶 Si 層は、結晶性の高いバルク Si 単結晶基板上にエピタキシャル成長したものであるので、最終的な Si / SiO<sub>2</sub> 界面において欠陥等が存在することもなく、高性能な裏面照射型固体撮像素子を製造することができるという効果を有する。

【0042】このようにして、電荷結合素子を構成する酸化膜やポリ Si 電極の残留応力の影響によって受光領域が凹凸に変形することなく、受光領域の平面性、機械的強度および信頼性が高い裏面照射型固体撮像素子およびそれに適した製造方法を提供することができるという効果を有する。

#### 【図面の簡単な説明】

【図 1】本発明の一実施の形態における裏面照射型固体撮像素子の主構成要素の構造を示す断面図

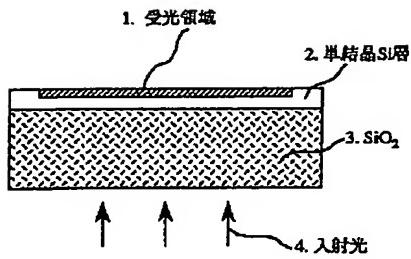
【図 2】本発明の一実施の形態における裏面照射型固体撮像素子の製造方法における各工程を示す断面図

【図 3】従来例における裏面照射型固体撮像素子の構造を示す断面図

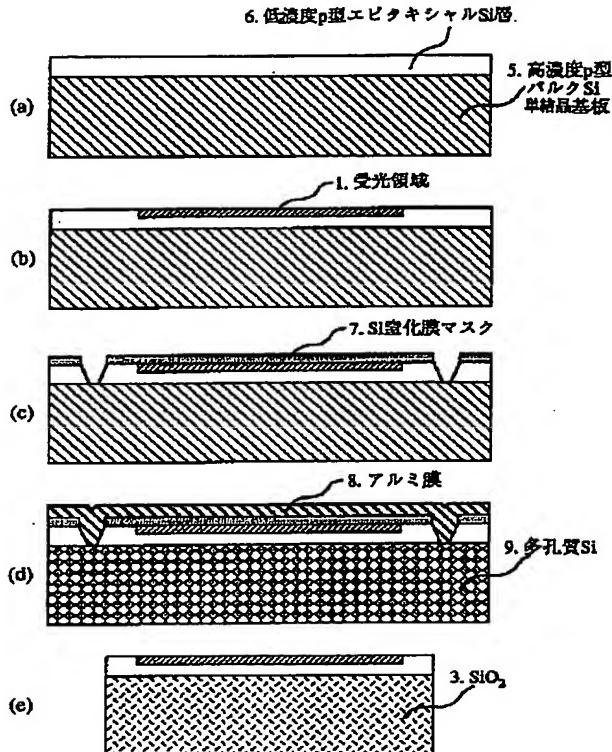
#### 【符号の説明】

- |    |    |                     |
|----|----|---------------------|
| 40 | 1  | 受光領域                |
|    | 2  | 単結晶 Si 層            |
|    | 3  | SiO <sub>2</sub>    |
|    | 4  | 入射光                 |
|    | 5  | 高濃度 p 型バルク Si 単結晶基板 |
|    | 6  | 低濃度 p 型エピタキシャル Si 層 |
|    | 7  | Si 窒化膜マスク           |
|    | 8  | アルミ膜                |
|    | 9  | 多孔質 Si              |
|    | 10 | Si 基板               |

【図1】



【図2】



【図3】

